

(19) 日本国特許庁 ( J P )

(12) 公 開 特 許 公 報 ( A )

(11) 特許出願公開番号

特開平10-239396

(43) 公開日 平成10年(1998) 9 月11日

(51) Int.Cl.<sup>6</sup>

G 0 1 R 31/28  
31/26

識別記号

F I

G 0 1 R 31/28  
31/26

H  
G

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21) 出願番号 特願平9-42738

(22) 出願日 平成 9 年(1997) 2 月26日

(71) 出願人 000117744

安藤電気株式会社

東京都大田区蒲田 4 丁目19番 7 号

(72) 発明者 松尾 吉弘

東京都大田区蒲田 4 丁目19番 7 号 安藤電  
気株式会社内

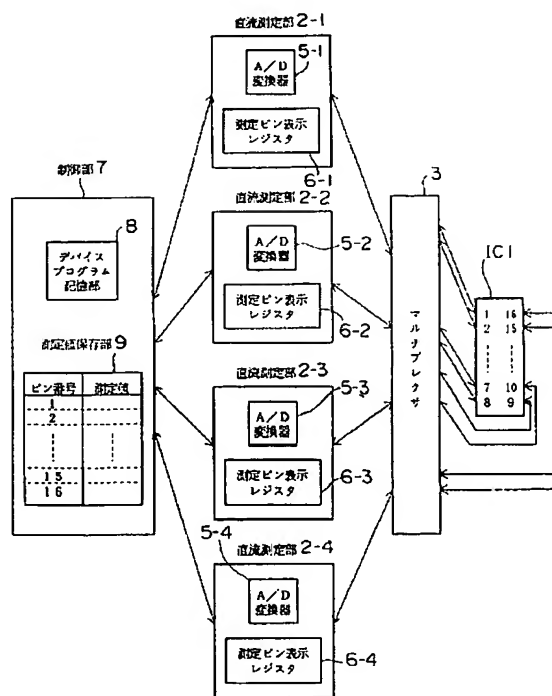
(74) 代理人 弁理士 志賀 正武 (外 2 名)

(54) 【発明の名称】 I C 試験装置

(57) 【要約】

【課題】 同時測定可能なピン数が限られているという制約を意識することなく、複数のピンをまとめて指定して測定でき、測定後には任意のピンの測定値を参照可能な I C 試験装置を提供する。

【解決手段】 デバイスプログラム記憶部 8 内のデバイスプログラムから、全ての直流測定部で同時測定可能なピン総数を越えるピンの測定が指示される。制御部 7 は、指示されたピンをピン総数以下の測定ピン群に分割し、各測定ピン群の測定を開始する際、各直流測定部が測定する I C I のピン番号を各測定ピン表示レジスタに設定する。各直流測定部は測定終了時にその旨を制御部 7 へ通知する。制御部 7 は、当該測定部の測定ピン表示レジスタ内のピン番号に対応した測定値保存部 9 の格納位置を算出し、各 A / D 変換器から読み出した測定値を当該位置へ保存する。その後、制御部 7 は、デバイスプログラムが指示したピン番号に対応する測定値を測定値保存部 9 から読み出す。



## 【特許請求の範囲】

【請求項 1】 IC の実装ピン数未満のピン総数のピンを同時測定可能な測定手段を有し、該ピン総数を越える所定ピン数の測定が指示されると、該所定ピン数のピンを前記測定手段で同時測定可能な測定ピン群に分割し、該測定ピン群毎の測定を繰り返して前記所定ピン数の測定を行う IC 試験装置において、前記測定手段により測定された測定値を前記実装ピンの各ピンに対応する保存領域に記憶する記憶手段と、前記測定手段が各ピンの測定を終える度に、該各ピンの測定値を対応する前記記憶手段上の保存領域へ格納する保存手段と、前記所定ピン数分の測定が完了して、これらピン中の所望ピンに関する測定値の読み出しを指示される度に、該所望ピンに関する測定値を対応する前記保存領域から読み出す読出手段とを具備することを特徴とする IC 試験装置。

【請求項 2】 前記測定手段は複数の測定部に分割され、これら各測定部は、自身が測定を行うピンに予め付与されたピン番号を保持する保持手段を有し、前記各測定ピン群の測定を開始するにあたり、各測定ピン群中のピンを前記各測定部に割り当てると共に、前記各測定部で測定すべきピンのピン番号を前記保持手段に設定する制御手段をさらに具備し、前記保存手段は、前記測定値を前記保存領域へ格納する際に、測定を行った測定部の前記保持手段が保持するピン番号に基づいて、前記保存領域の格納位置を決定することを特徴とする請求項 1 記載の IC 試験装置。

【請求項 3】 前記測定手段は複数の測定部に分割され、これら各測定部は、自身が測定を行ったか否かを表すフラグを有すると共に該フラグを測定に応じて更新し、前記保存手段は、何れかの測定部から測定終了を通知される度に、測定を行った測定部を前記フラグに基づいて決定して該測定部による測定値の保存を行うことを特徴とする請求項 1 記載の IC 試験装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、IC（集積回路）の試験手順を指示するデバイスプログラムから、複数本のピンをまとめて指定して測定の可能な IC 試験装置に関する。さらに詳しくは、同時に測定できるピン数に制限のある測定手段を有し、デバイスプログラムからまとめて指定された複数本のピンを、測定手段で同時に測定できるピン数分の測定ピン群に分割し、これら測定ピン群を単位とした測定を繰り返すことにより、指定ピン数分の測定を行う IC 試験装置に関するものである。

## 【0002】

【従来の技術】 通常、IC 試験装置には、IC の各ピンでの様々な特性値を測定するための測定部が 1 台ないし

複数台設けられており、デバイスプログラムと呼ばれるプログラムがこれら測定部を適宜制御して IC の試験を行っている。即ち、デバイスプログラムは、IC の入力ピンに与える電圧／電流値やそれらの印加タイミングを適宜変えながら、IC の出力ピンにおける電圧値／電流値等を測定したのち、得られた測定値を所定の規準値と比較するなどして IC の良否判定を行っている。そして、こうした IC 試験装置の中には、デバイスプログラムの作成を容易にすると共にその可読性を高めるなどの理由から、測定対象の IC ピンを複数本（例えば 16 本）まとめて指定できるものがある。

【0003】 ここで、上述した測定部の構成は種々考えられるが、測定部自体の構成を簡易なものとするために、例えば一時点で 1 ピン分の測定だけが可能な測定部を構成する場合もある。こうした測定部を用いてデバイスプログラムから複数ピンの測定をまとめて指示できるようにするには、IC 試験装置内に複数台の測定部を設置することが考えられる。もっとも、IC 試験装置のコストやきょう体の大きさ等の兼ね合いもあり、必ずしも IC の全実装ピンを同時に測定できるだけの測定部を設置できるとは限らない。

【0004】 そこで、こうした IC 試験装置では、設置されている測定部で同時に測定できるピン数を越えるピン数分の測定が指示された場合、実際には以下のような手順で測定を行うことになる。即ち、測定すべきピン数として例えば 8 ピンが指定された場合に、IC 試験装置内の測定部が 4 台であるとすれば、この 8 ピンを 4 ピンから成る 2 個の測定ピン群に分割し、各測定ピン群に関してそれぞれ 4 ピンずつの同時測定を行うことで、指定された 8 ピン分の測定を実現する。

## 【0005】

【発明が解決しようとする課題】 ところで、上述した測定部は IC ピンから電流／電圧値等の様々な特性値を測定できるが、量産試験等においては測定値の詳細情報を全て保存しておく必要はなく、これら測定値からピン毎の良否（パス／フェイル）だけを判定してその結果を保存しておき、あとで判定結果を参照できれば充分なことが多い。つまり、あるピンの測定値に基づいて当該ピンのパス／フェイルを判定してしまえば、もはやこのピンの測定値は不要になり、次に測定を行うピンの測定値で、いま測定したピンの測定値の内容を上書きしても何ら問題ないことが多い。こうした構成は、測定値をレジスタ上に保持するような場合には極めて都合が良い。何故なら、一般にレジスタの数は限られているから、測定ピン数が多くなると、全てのピンについて測定値を保持しておくことは物理的に不可能であることと、使用されないデータをいつまでも保持しておくことは、レジスタの有効利用という観点から問題があるからである。

【0006】 ところが、こうした構成を採ると、レジスタ上には最後に測定したピンに関する測定値（上述の例

では後半の 4 ピン分の測定値) だけが保持されることになる。そのため、デバイスプログラムが前半で測定した 4 ピンの測定値を参照しようとしても、既に後半の 4 ピンの測定値で上書きされているために参照できない。もっとも、こうした問題は、デバイスプログラムの改変によって回避できないことはない。例えば、測定対象のピンだけを順次変えながら、1 ピンずつの測定を 8 回繰り返すようにデバイスプログラムを記述すれば良い。

【0007】しかしながら、こうすると、測定部で同時に測定可能なピン数を常に意識しながらデバイスプログラムを作成する必要があることと、デバイスプログラム側で、レジスタ上に残っている測定値がどのピンに対応するのかを常に把握している必要があり、デバイスプログラム作成過程で誤りの入り込む余地が大きい上に極めて煩雑である。また、設置されている全ての測定部を用いるのではなく、一部の測定部により測定を行う場合などは、どの測定部を使用して測定したのかを常に考慮せねばならない。加えて、同じような処理を何度も記述するため、デバイスプログラムが必要以上に長くなるため、読みづらい上に保守の観点からしても好ましくない。さらには、既存のプログラムに改良を加える場合にも、こうした制約を常に考慮する必要があつて非常に面倒である。

【0008】本発明は上記の点に鑑みてなされたもので、その目的は、同時に測定可能な IC ピンのピン数が限られていても、こうした制約を意識することなく、複数本のピンをまとめて指定して測定を行うことができ、測定後においてはこれらの任意のピンの測定値を参照することのできる IC 試験装置を提供することにある。

【0009】

【課題を解決するための手段】以上の課題を解決するために、請求項 1 記載の発明は、IC の実装ピン数未満のピン総数のピンを同時測定可能な測定手段を有し、該ピン総数を越える所定ピン数の測定が指示されると、該所定ピン数のピンを前記測定手段で同時測定可能な測定ピン群に分割し、該測定ピン群毎の測定を繰り返して前記所定ピン数の測定を行う IC 試験装置において、前記測定手段により測定された測定値を前記実装ピンの各ピンに対応する保存領域に記憶する記憶手段と、前記測定手段が各ピンの測定を終える度に、該各ピンの測定値を対応する前記記憶手段上の保存領域へ格納する保存手段と、前記所定ピン数分の測定が完了して、これらピン中の所望ピンに関する測定値の読み出しを指示される度に、該所望ピンに関する測定値を対応する前記保存領域から読み出す読出手段とを具備することを特徴としている。

【0010】また、請求項 2 記載の発明は、請求項 1 記載の発明において、前記測定手段は複数の測定部に分割され、これら各測定部は、自身が測定を行うピンに予め付与されたピン番号を保持する保持手段を有し、前記各

測定ピン群の測定を開始するにあたり、各測定ピン群中のピンを前記各測定部に割り当てると共に、前記各測定部で測定すべきピンのピン番号を前記保持手段に設定する制御手段をさらに具備し、前記保存手段は、前記測定値を前記保存領域へ格納する際に、測定を行った測定部の前記保持手段が保持するピン番号に基づいて、前記保存領域の格納位置を決定することを特徴としている。また、請求項 3 記載の発明は、請求項 1 記載の発明において、前記測定手段は複数の測定部に分割され、これら各測定部は、自身が測定を行ったか否かを表すフラグを有すると共に該フラグを測定に応じて更新し、前記保存手段は、何れかの測定部から測定終了を通知される度に、測定を行った測定部を前記フラグに基づいて決定して該測定部による測定値の保存を行うことを特徴としている。

【0011】

【発明の実施の形態】以下、図面を参照して本発明の一実施形態について説明する。図 1 は同実施形態による IC 試験装置の構成を示すブロック図である。実際の IC 試験装置では、同図に示す以外にも種々の機能ブロックが設けられているが、煩雑になることから、同図では本発明に関連する機能ブロックだけを図示してある。さて、同図において、IC 1 は測定対象となる素子であり、例えば 16 本のピンが設けられており、各ピンにはそれぞれ「1~16」のピン番号が付与されている。

【0012】直流測定部 2-1 は、IC 1 に印加すべき電流値、電圧値、それらの極性や印加タイミング等を設定して IC の直流特性を測定する。即ち、直流測定部 2-1 は、マルチプレクサ 3 を制御して、制御部 7 (後述) から送出される測定開始指示を契機にこれらの設定値を IC 1 の特定のピンに与えるとともに、制御部 7 からの測定値読み取り指示に従って IC 1 の特定のピンにおける各種特性値の計測を行う。本実施形態による直流測定部 2-1 は、一時点では特定の 1 ピンだけを測定できるように構成されており、1 ピン分の測定が終了する度に、試験終了を意味する割り込み信号を制御部 7 へ送出する。なお、本実施形態では測定部は 4 台設置されており、直流測定部 2-2~2-4 は直流測定部 2-1 と同様に構成される。

【0013】マルチプレクサ 3 は、直流測定部 2-1~2-4 から送られる接続制御信号に従って、各直流測定部と IC 1 の特定ピンとを接続するもので、各直流測定部からは接続すべき IC ピンのピン番号が指定される。また、マルチプレクサ 3 は、ピンスキヤニング動作により、指定されたピン番号のピンが実際に IC 1 に存在するかどうかを調べて、接続制御信号を送出した直流測定部へその結果を報告する。

【0014】A/D (アナログ/デジタル) 変換器 5-1 は、直流測定部 2-1 内部で生成される変換指示を契機として、IC 1 の特定ピンから得たアナログ信号をディ

10

20

30

40

50

デジタル信号へ変換し、この変換結果を直流測定値として出力する。つまり A/D 変換器 5-1 は、次の変換指示が送られるまでは直流測定値を 1 ピン分保持できることになる。ここで、A/D 変換器 5-1 は通常の A/D 変換器とは違って、当該直流測定部において実際に測定が為されたかどうかを表す「フラグ」を直流測定値に含めるように構成してある。このフラグがオフであれば測定は行われておらず、フラグがオンの場合にのみ I C 1 のピンからの測定値が有効になる。このフラグは、A/D 変換器 5-1 に変換指示が出された時点で、直流測定部 2-1 内部の制御によって「オン」に設定され、制御部 7 が直流測定値を読み取った時点で「オフ」にされる。なお、A/D 変換器 5-2 ~ 5-4 は A/D 変換器 5-1 と同様の構成である。

【0015】測定ピン表示レジスタ 6-1 は、制御部 7 から測定を指示された I C 1 のピン番号を保持するもので、制御部 7 からその内容を参照できる。なお、測定ピン表示レジスタ 6-2 ~ 6-4 は測定ピン表示レジスタ 6-1 と同様の構成である。制御部 7 は、RAM (ランダム・アクセス・メモリ) などから成るデバイスプログラム記憶部 8 に格納されたデバイスプログラムを解析し、その記述に従って直流測定部 2-1 ~ 2-4 を制御する。なお、制御部 7 の機能の詳細は後述する動作の説明において明らかとなる。測定値保存部 9 は RAM など構成されており、I C 1 の最大実装ピン数分の直流測定値をピン番号毎に保存する領域が確保されている。なお、デバイスプログラムからは、測定値保存部 9 の内容の初期化、特定のピン番号に対応した直流測定値の保存/読み出しを行うことができる。

【0016】次に、上記構成による I C 試験装置の動作を図 2 及び図 3 のフローチャートを参照して説明する。ここで、図 2 は直流特性試験と、当該試験によって得られた測定値をその後のデバイスプログラム中で参照する処理を示したものである。一方、図 3 は、各直流測定部が 1 ピン分の測定を終了した場合に、制御部 7 に対して割り込み信号を報告した際の処理手順を示したものである。

【0017】さて、ユーザが図示しないキーボード等から I C 試験の開始を指示すると、制御部 7 は、デバイスプログラム記憶部 8 からデバイスプログラムを順次読み出してその解析を行う。デバイスプログラムは多数のステートメント (制御文) から構成されているが、ここでは、I C 試験装置の初期設定等のステートメントは既に処理したこととし、各 A/D 変換器の保持するフラグも全てオフに設定されるものとする。そして、測定条件を設定するためのステートメントに続いて、「ピン番号 9 ~ 16 の直流試験を行って、得られた測定値を保存する」旨のステートメントが検出されたものとする。後述するように、保存された測定値は、その後、デバイスプログラム内で参照されることになる。

【0018】これら一連のステートメントを検出すると、まず制御部 7 は、ステップ S 1 (図 2 参照) で、直流特性の測定に必要な各種の測定条件 (測定対象のピン番号、印加すべき電流/電圧値やタイミングなど) を一旦その内部に保存する。次に、制御部 7 は、指定された全てのピンを直流測定部 2-1 ~ 2-4 で同時に測定できるか否かを判別し、それが不可能であれば、指定されたピンを所定本数の測定ピン群に分割し、各測定ピン群についてピン番号と各直流測定部との対応関係を決定する。本実施形態の場合、直流測定部で同時測定できるピン数は 4 ピン迄であるから、制御部 7 は指定された 8 本のピンをピン番号 9 ~ 12 の測定ピン群とピン番号 13 ~ 16 の測定ピン群に分割したのち、まずは直流測定部 2-1 ~ 2-4 をそれぞれピン番号 9 ~ 12 に割り当てる。

【0019】次に、ステップ S 2 で、制御部 7 は測定値保存部 9 を初期化してその内容をすべてゼロクリアしたのち、処理をステップ S 3 に進めて直流特性の測定に入る。ステップ S 3 において、制御部 7 は、デバイスプログラムが設定した各種測定条件と割り当てたピン番号とを各直流測定部 2-1 ~ 2-4 に設定する。これにより、例えば直流測定部 2-1 では測定対象のピン番号「9」を測定ピン表示レジスタ 6-1 に格納すると共に、当該ピン番号に関するピンスキャン動作をマルチプレクサ 3 に指示する。マルチプレクサ 3 は、ピン番号 9 のピンが I C 1 に存在することを確認したのち、当該ピンを直流測定部 2-1 と接続する。同様に、直流測定部 2-2 ~ 2-4 がそれぞれピン番号 10 ~ 12 の I C ピンと接続される。

【0020】次に、各直流測定部が I C 1 と接続された後に、制御部 7 が測定開始指示を直流測定部 2-1 ~ 2-4 へ送出すると、各直流測定部では、既定の測定時間を設定すると共に当該測定時間が経過したかどうかの監視動作を開始させ、次いで、与えられた測定条件を満足する信号を測定対象となっているピンへ印加する。その後、上記既定の測定時間が経過した時点で、監視動作を行っていた各直流測定部がこの旨を検出する。そうすると、例えば直流測定部 2-1 はピン番号 9 のピンの測定値を取り込み、A/D 変換器 5-1 へ変換指示を出して当該測定値をデジタル信号へ変換する。次に、直流測定部 2-1 は、次の測定のために、マルチプレクサ 3 に対して当該直流測定部とピン番号 9 のピンの接続を切り離すように指示する。次いで、直流測定部 2-1 は制御部 7 に対して試験終了を示す割り込み信号を送出する。以上のステップ S 1 ~ S 3 の処理は、直流測定部 2-2 ~ 2-4 においても同様に為される。

【0021】ところで、制御部 7 では、全直流測定部について測定開始指示を行ったのち、1 ピン分の測定を終了した何れかの直流測定部から割り込み信号が報告されると、その処理を図 3 のルーチンへ移行させる。ここで、以下では直流測定部 2-1、2-2、2-3、2-4 の順番

に割り込み信号が報告されたものとする。すると、まずステップ S 11 (図 3) で、制御部 7 は、直流測定部 2-1 が測定を行ったピンのピン番号「9」を測定ピン表示レジスタ 6-1 から取得して、一旦、制御部 7 の内部レジスタ (図示省略) に格納する。次にステップ S 12 で、制御部 7 は A/D 変換器 5-1 が出力している直流測定値を別の内部レジスタに読み出し、この直流測定値に含まれているフラグの内容を調べる。このとき、直流測定部 2-1 では、直流測定値を制御部 7 へ通知したのちに、A/D 変換器 5-1 が保持する直流測定値内のフラグをオフに変更する。

【0022】次いで、ステップ S 13 で、制御部 7 は直流測定部 2-1 が実際に測定を行ったかどうかを上記フラグのオン/オフに従って判断する。この場合、直流測定部 2-1 で測定が為されていることからフラグはオンであって、引き続きステップ S 15 に処理を進める。ステップ S 15 で、制御部 7 は、レジスタに記憶しておいたピン番号値「9」に基づいて、ピン番号 9 に対応する測定値保存部 9 上の保存位置を算出し、レジスタに読み込んだ直流測定値を当該保存位置から格納する。

【0023】その後、制御部 7 は、直流測定部 2-2 ~ 2-4 から順次割り込み信号が通知される度に同様の処理を行う。もっとも、上述した直流測定部 2-1 に関する処理とは以下の点で異なる。例えば、直流測定部 2-2 から割り込み信号が報告された場合、制御部 7 は最初に直流測定部 2-1 から直流測定値を得てその中のフラグを判定する。ところが、直流測定部 2-1 が保持する直流測定値内のフラグは既にオフに変更されているため、制御部 7 の処理はステップ S 13 からステップ S 14 へ進む。ステップ S 14 では、未だすべて (4 台分) の直流測定部に対してフラグを検査していないので、ステップ S 16 に進んで対象となる直流測定部を直流測定部 2-2 へ変更し、直流測定部 2-1 の場合と同様に、ステップ S 12 ~ S 13 の処理を行う。すると今度は、直流測定部 2-2 が保持しているフラグがオンであるために、上記同様の手順によって、A/D 変換器 5-2 から得た直流測定値が測定値保存部 9 のピン番号 10 の格納位置に保存される。

【0024】直流測定部 2-3、2-4 についても直流測定部 2-2 に準じた処理がなされ、測定値保存部 9 上のピン番号 11、12 に対応した格納位置へそれぞれ直流測定値が保存される。そして以上により、ピン番号 9 ~ 12 に関する直流試験が全て完了したことになる。なお、割り込み信号が報告されたということは、何れかの直流測定部では測定がなされたことを意味するから、何れかのフラグはオンであって、実際にはステップ S 14 (図 3) で「YES」と判定されることはない。

【0025】次いで、制御部 7 は直流測定部 2-1 ~ 2-4 に対して各々ピン番号 13 ~ 16 を割り当て、ピン番号 9 ~ 12 と同様の手順でこれら各ピンの直流試験を実施する。これにより、デバイスプログラムが指定した一回

分の直流試験 (ピン番号 9 ~ 16 に係る試験) が完了したことになる。この後は、処理をステップ S 4 (図 2) に進め、デバイスプログラムの記述に従って、測定したピン番号 9 ~ 16 に関するパス/フェイルの判定等、既存の処理を行う。

【0026】いま、ステップ S 4 での判定結果がフェイルとなったとすると、例えば、その原因究明のためにピン番号 9 ~ 16 の直流測定値をディスプレイ (図示省略) 上に併せて表示することが有効である。そうした場合、デバイスプログラムは、その後のステップ S 5 において、これらピン番号の直流測定値を参照する。すると制御部 7 は、デバイスプログラムによって参照されたピン番号に基づいて、測定値保存部 9 への保存時と同様の手順によって、参照ピン番号に対応する格納位置を算出し、当該格納位置から直流測定値を読み出してその値をディスプレイへ表示させる。このようにして、まとめて測定を行った任意のピン番号に対応した直流測定値を測定値保存部 9 から読み出すことができる。

【0027】以上のように、本実施形態によれば、1 C 1 からの測定値を測定値保存部 9 上に保存しているため、直流試験の終了後であっても、同一ピン番号に対する直流試験を再度行ってその内容を上書きしない限り、ピン番号を指定するだけで任意のピンの直流測定値がデバイスプログラムから何時でも参照できる。なお、上記実施形態では、8 ピン分の測定を行うこととしたので 4 ピンずつの測定が 2 回行われたが、例えば 6 ピン分の測定を行うのであれば、最初に 4 ピン分の測定が行われ、次いで 2 ピン分の測定が行われることになる。また、必ずしも 1 C 試験装置内の全ての直流測定部を使用する必要はなく、一部の直流測定部だけで測定しても良い。例えば、8 ピンの測定を実施する場合に、直流測定部 2-2 ~ 2-4 を用いることとして、順次 3 ピン、3 ピン、2 ピンの測定を行うなどしても良い。

【0028】また、上記実施形態では、フラグを調べる際には直流測定部 2-1 からフラグを調べているが、実際にはどのような順序で調べても良い。また、1 C の直流特性を測定する場合について説明したが、これに限られるものでなく、交流特性の測定など如何なる測定を行っても良い。また、直流測定部の台数は 4 台に限られず何台でも良い。また、各直流測定部が測定可能なピン数は 1 ピンでなくとも良く、要するに、デバイスプログラムで一度に指定可能なピン総数が、直流測定部で同時に測定可能なピン数よりも大きな場合が存在するような構成であれば良い。また、説明の都合上、デバイスプログラム記憶部 8 と測定値保存部 9 を独立させて構成したが、実際にはこれらを単一のメモリ上に配置しても良い。

【0029】

【発明の効果】以上説明したように、本発明によれば、各ピンの測定を終える度に、測定値を記憶手段上の対応する保存領域へ格納し、指示された所定ピン数分の測定

が完了した後で、所望ピンの測定値の読み出しが指示される度に、指示されたピンの測定値を対応する保存領域から読み出す。これにより、指定したピン数分の測定完了後において、任意のピンの測定値が、参照したいピンを指定するだけで得られることになる。そのため、実際に同時測定が可能なピンの総数などといったIC試験装置自体の構成を、デバイスプログラム側で考慮する必要が無くなるという効果がある。したがって、デバイスプログラムの作成が容易になり、デバイスプログラム自体も簡潔になってその保守も容易であり、既存のデバイスプログラムの有効利用にも資するという効果がある。

【0030】また、請求項2記載の発明によれば、測定手段内の各測定部に自身が測定するピンのピン番号の保持手段を設け、各測定ピン群の測定に際しては、測定すべきピンを各測定部へ割り当てると共にそのピン番号を保持手段に設定すると共に、測定終了後に測定値を保存する際には、測定を行った測定部が保持するピン番号に基づいて保存領域の格納位置を決定するので、保持手段の内容を参照するだけで各測定部が測定したピンのピン番号を知ることができ、測定値の保存処理を迅速に行うことができ、試験時間が短縮されるという効果がある。

【0031】また、請求項3記載の発明によれば、測定手段内の各測定部が測定に応じて適宜その内部のフラグ\*

\*を更新し、何れかの測定部から測定終了を通知される度に、測定部内のフラグに基づいて、保存手段が実際に測定を行った測定部を決定できるので、同時に測定開始を指示した複数の測定部から、異なるタイミングで測定の終了を報告されるような場合であっても、測定を行った測定部を必ず特定でき、全ての測定部を使用しないで測定を行うことも可能になるという効果がある。

【図面の簡単な説明】

【図1】 本発明の一実施形態によるIC試験装置の構成を示すブロック図である。

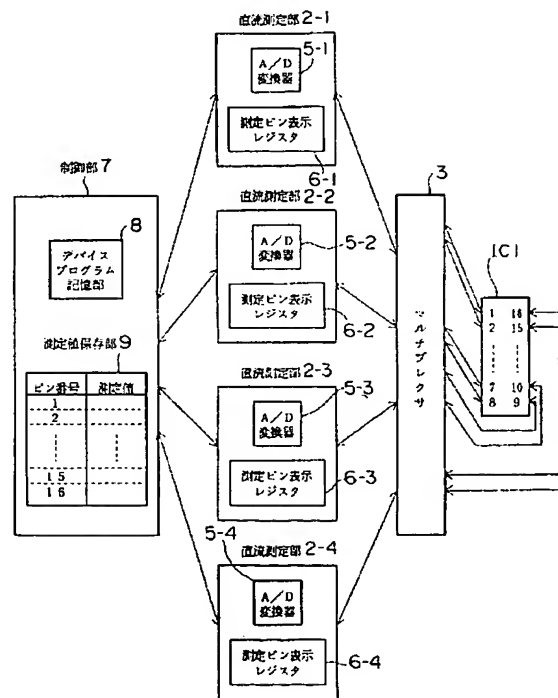
【図2】 同実施形態において、直流特性試験及び当該試験によって得られる測定値をその後に参照する際の処理手順を示すフローチャートである。

【図3】 同実施形態において、ICの各ピンの測定が終了した時点で、各直流測定部から制御部7に対して割り込み信号が報告された際の処理手順を示すフローチャートである。

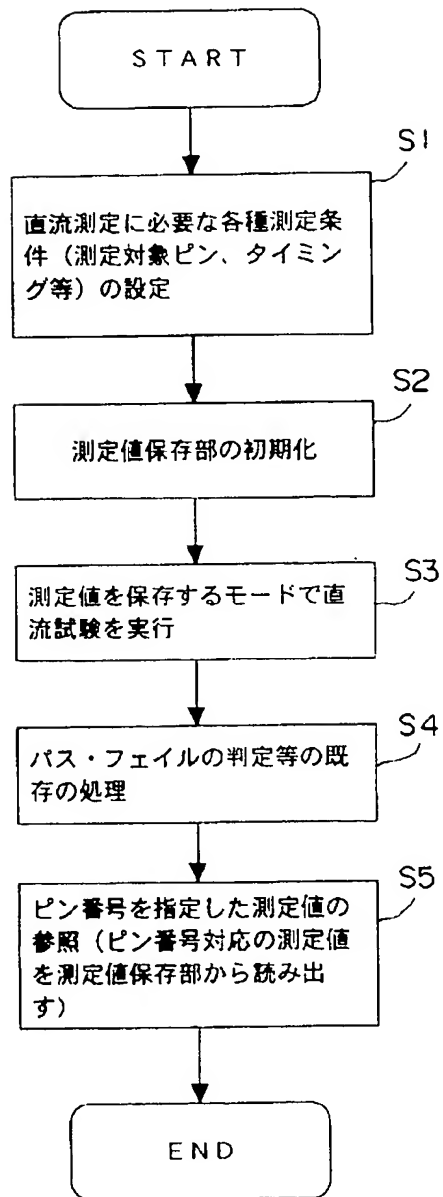
【符号の説明】

1…IC、2-1～2-4…直流測定部、3…マルチプレクサ、5-1～5-4…A/D変換器、6-1～6-4…測定ピン表示レジスタ、7…制御部、8…デバイスプログラム記憶部、9…測定値保存部

【図1】



【図2】



【図3】

